

PAT-NO: JP409074132A
DOCUMENT-IDENTIFIER: JP 09074132 A
TITLE: MANUFACTURE FOR SEMICONDUCTOR DEVICE
PUBN-DATE: March 18, 1997

INVENTOR- INFORMATION:

NAME
MASU, AKIFU
OKASAKA, KAZUNORU
KATAMI, KAZUHIKO
ISHIDA, SHOJI
NAKAGAKI, SHINJI

ASSIGNEE- INFORMATION:

NAME	COUNTRY
TOYOTA MOTOR CORP	N/A

APPL-NO: JP07248494

APPL-DATE: September 1, 1995

INT-CL (IPC): H01L021/16, H01L017/00

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a manufacturing method for semiconductor devices whereby a normally tapered trench groove easy to be filled with a filler completely without any roughness or looseness is obtained.

SOLUTION: In an element forming silicon substrate 51 of an SOI wafer 50, a trench groove 11 is formed, and into the upper portion of the sidewall of the

trench groove 11, an impurity element is introduced into the oxidizing ambient, and the sidewall 12 is injected to make the oxidation velocities of its upper and lower portions different from each other. Then, when oxidizing thermally the sidewall 12, an oxide film 15 the film thicknesses of whose upper and lower portions are different from each other is formed. By removing the oxide film 15, the trench groove 11 with a normally tapered form is obtained to make its complete filling with a filler possible easily without any roughness or looseness.

COPYRIGHT: (C)1997, JPO

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-74132

(43)公開日 平成9年(1997)3月18日

(51)Int.Cl.
H 01 L 21/76
H 01 L 21/316

識別記号 庁内整理番号

P I
H 01 L 21/76
21/316

技術表示箇所
L
S

審査請求 未請求 請求項の数 6 FD (全 13 頁)

(21)出願番号 特願平7-248494
(22)出願日 平成7年(1995)9月1日

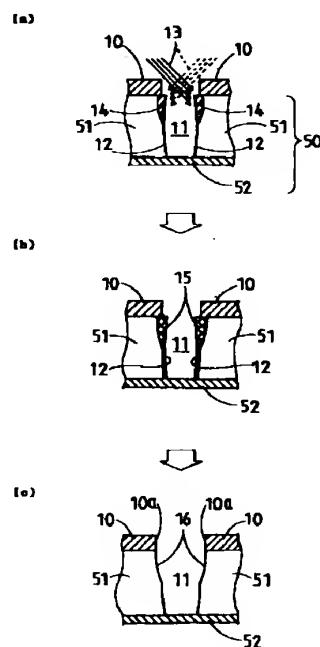
(71)出願人 000003207
トヨタ自動車株式会社
愛知県豊田市トヨタ町1番地
(72)発明者 間瀬 晃
愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内
(72)発明者 岡坂 和道
愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内
(72)発明者 形見 和彦
愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内
(74)代理人 弁理士 山中 郁生 (外2名)
最終頁に続く

(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

【課題】 穴を残さずに隙間なく埋め尽くすことが容易な順テバ形状のトレンチ溝が得られる半導体装置の製造方法を提供すること。

【解決手段】 SOIウェハ50の素子形成シリコン基板51にトレンチ溝11を形成し、このトレンチ溝11の側壁12の上部に酸化速度を増加させる不純物元素を注入して側壁12の上部と下部とで酸化速度に差を付け、そしてこの側壁12を熱酸化すると、上部と下部とで膜厚の異なる酸化膜15が形成される。この酸化膜15を除去すると、順テバ形状のトレンチ溝が得られる。容易に穴を残さずに隙間なく埋め尽くすことができる。



【特許請求の範囲】

【請求項1】 半導体基板にトレンチ溝を形成する溝加工工程と、このトレンチ溝の側壁上部に基板半導体の酸化速度を増加させる元素を注入する元素注入工程と、この上部に元素注入が施された側壁を酸化する酸化工程と、この酸化工程により側壁に形成された酸化物を除去する酸化物除去工程とを含むことを特徴とする半導体装置の製造方法。

【請求項2】 請求項1に記載の半導体装置の製造方法において、前記酸化物除去工程により酸化物の除去がなされた側壁に絶縁膜を形成する絶縁工程を含むことを特徴とする半導体装置の製造方法。

【請求項3】 請求項1又は請求項2に記載の半導体装置の製造方法において、前記半導体基板がシリコン基板であり、

前記元素注入工程で注入される元素がP(燐)、B(硼素)、As(砒素)、O(酸素)よりなる群から選ばれた1又は2以上の元素であることを特徴とする半導体装置の製造方法。

【請求項4】 半導体基板にトレンチ溝を形成する溝加工工程と、このトレンチ溝の側壁上部に基板半導体の酸化速度を減少させる元素を注入する元素注入工程と、この上部に元素注入が施された側壁を酸化する酸化工程とを含むことを特徴とする半導体装置の製造方法。

【請求項5】 請求項4に記載の半導体装置の製造方法において、前記半導体基板がシリコン基板であり、

前記元素注入工程で注入される元素がN(窒素)であることを特徴とする半導体装置の製造方法。

【請求項6】 半導体基板の表面近傍に不純物元素拡散層を形成する元素導入工程と、

この不純物元素拡散層が形成された半導体基板に対して等方性成分と異方性成分とを含むエッティングを行いトレンチ溝を形成する溝形成工程とを含み、

前記元素導入工程で導入される不純物元素が基板半導体のエッティング速度を増加させる元素であることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、素子間分離のためのトレンチを有する半導体装置を製造する方法に関し、さらに詳細には、隙間なく埋め込むことが可能な入口部分が中腹部分より広い形状のトレンチ溝を有する半導体装置の製造方法に関するものである。

【0002】

【従来の技術】従来から、半導体装置における素子間分

離技術の一つとしてトレンチ構造が用いられている。特に、基板ウェハとして中間絶縁層を有するいわゆるSOIウェハを用い、中間絶縁層に達する深さのトレンチ溝を形成すると、素子間が完全に絶縁物により分離されることとなるので、pn接合分離を用いた場合の寄生容量や寄生トランジスタにより惹起される問題を完全に排除できる利点がある。

【0003】かかるトレンチ構造においては、トレンチ溝をCVD(化学気相蒸着法)等で形成した酸化シリコンで埋め込んだ酸化物型と、多結晶シリコンで埋め込み基板シリコンとの間に酸化シリコン膜を介在させた多結晶シリコン型がある。この多結晶シリコン型トレンチ構造は、基板シリコンと多結晶シリコンとの熱膨張係数が近いことから、温度変化による熱応力がほとんど掛からないという特徴を有している。

【0004】従来の多結晶シリコン型トレンチ構造の製造方法を、SOIウェハを用いる場合を例にとって説明する。まず図10(a)に示すように、素子形成基板51と中間絶縁層52と支持基板53とを有するSOIウェハ50の素子形成基板51上に、トレンチ溝となる部分を残してNSG(ノンドープシリカガラス)膜等によるマスク81を形成する。そしてドライエッティングにより異方性エッティングを行い、素子形成基板51のうちマスク81のない部分を除去すると図10(b)に示すようにトレンチ溝83が形成される。これを熱酸化して図10(c)のように側壁酸化膜85を形成する。そしてLPCVD(低圧CVD)で多結晶シリコンを堆積させると、トレンチ溝に多結晶シリコン87が埋め込まれる。そして上層部分の多結晶シリコンをエッティングして除去すると、図10(d)に示すように多結晶シリコン型トレンチ構造ができる。

【0005】

【発明が解決しようとする課題】しかしながら、前記した従来の方法により製造された多結晶シリコン型トレンチ構造には、トレンチ溝の中に空洞部分(ポイドとも呼ばれる、以下「鬆(す)」という)が存在するという問題点があった。

【0006】鬆の生成原因を説明する。ドライエッティングにより形成したトレンチ溝(図10(b))は、厳密には垂直でなく図11に示すようなボーリング形状をなし、溝の入口部分よりも中腹部分で若干幅広となってしまう。これは、異方性のドライエッティングといえども、エッティングイオンの方向には多少の発散が避けられず、また方向性のない中性ラジカルも存在するので、これらにより側壁がエッティングされてしまうためである。また、エッティングにより生じた副生成物が溝上部の側壁に多く付着し、その部分の側壁エッティングが防止されることも原因となる。このようにトレンチ溝がボーリング形状をしているために、多結晶シリコン堆積の際に溝上部の入口部分が先に塞がってしまい、図12に示すように

鬆89ができてしまうのである。

【0007】鬆の存在により以下のような問題点が引き起こされる。トレンチ構造が形成されたウェハは、その後の素子形成工程で必ず熱処理を受ける。この熱処理の際に鬆がより界面エネルギーの低い位置へ向けて移動し、図13に示すように多結晶シリコン層87と側壁酸化膜85との間に位置するようになる。この状態では側壁酸化膜85が鬆89と接しているので、側壁酸化膜85の絶縁耐圧が本来の値より低下している。このため、絶縁不良により素子間分離が不十分となり、歩留まりが悪化するのである。

【0008】本発明は、このような問題点を解決するためになされたものであり、鬆を残さずに隙間なく埋め尽くすことが容易な形状のトレンチ溝を有する半導体装置の製造方法を提供することを目的とする。そしてそのために、不純物元素の存在による酸化速度の増減を利用して、入口部分が中腹部分より広い形状の溝の形成を可能とすることを目的とする。あるいは、不純物元素の存在によるエッチング速度の増加を利用して、入口部分が中腹部分より広い形状の溝の形成を可能とすることを目的とする。

【0009】

【課題を解決するための手段】請求項1の発明に係る半導体装置の製造方法は、半導体基板にトレンチ溝を形成する溝加工工程と、このトレンチ溝の側壁上部に基板半導体の酸化速度を増加させる元素を注入する元素注入工程と、この上部に元素注入が施された側壁を酸化する酸化工程と、この酸化工程により側壁に形成された酸化物を除去する酸化物除去工程とを含むことを特徴とする。

【0010】この製造方法では以下のようにしてトレンチを有する半導体装置が製造される。まず溝加工工程において半導体基板にトレンチ溝が形成される。このトレンチ溝の形成は、公知のバターニングと異方性エッチングとにより行われる。このときのバターンマスクは、フォトレジスト、NSG等、異方性エッチングに耐えるものであれば特に制限はない。形成されたトレンチ溝は、図10(b)に示すような垂直形状であれば理想的だが実際には図11に示すようなボーリング形状をなし、入口部分が中腹部分よりも少し幅狭くなっている。次に元素注入工程において、トレンチ溝の側壁上部に基板半導体の酸化速度を増加させる元素が注入される。側壁の上部と下部とで酸化速度に差をつけ、側壁上部の酸化速度を下部の酸化速度より大きくするためである。この元素注入は例えば、基板に対して斜めの方向からイオン注入を行うことにより可能である。溝自身によるシャドウイング効果で側壁下部への注入が防止され、側壁上部のみ注入されるからである。そして酸化工程で側壁が酸化されると、元素注入が施されている側壁上部において下部よりも速く酸化が進行し、厚い酸化物の膜が形成される。この酸化物が酸化物除去工程で除去されると、入口

10

20

30

40

50

部分が中腹部分よりも幅広となったトレンチ溝が得られる。

【0011】従って、その後このトレンチ溝の内部に例えれば酸化物や多結晶半導体等を堆積すると、溝の入口部分が中腹部分よりも幅広なので隙間なく充填され、鬆のないトレンチ構造が形成される。

【0012】請求項2の発明に係る半導体装置の製造方法は、請求項1の半導体装置の製造方法において、前記酸化物除去工程により酸化物の除去がなされた側壁に絶縁膜を形成する絶縁工程を更に含むことを特徴とする。

【0013】この製造方法では、酸化物除去工程で側壁の酸化物が除去された後、その側壁に絶縁工程で絶縁膜が形成され、この絶縁膜により側壁が覆われる。

【0014】従って、その後このトレンチ溝の内部に例えれば多結晶半導体を堆積して充填した場合に、半導体基板(素子を形成する部分)と堆積された半導体とが、絶縁工程で形成された絶縁膜により絶縁される。

【0015】請求項3の発明に係る半導体装置の製造方法は、請求項1又は請求項2の半導体装置の製造方法において、前記半導体基板がシリコン基板であり、前記元素注入工程で注入される元素がP、B、As、Oよりなる群から選ばれた1又は2以上の元素であることを特徴とする。

【0016】これらの元素はシリコンの酸化速度を増加させる元素として代表的なものであり、これらの元素のいずれか1又は2以上を注入することにより、効果的に側壁上部の酸化速度を大きくすることができる。また、これらの元素は、通常の半導体装置製造設備において用意されているものであり、容易に注入元素として使用することができる。

【0017】請求項4の発明に係る半導体装置の製造方法は、半導体基板にトレンチ溝を形成する溝加工工程と、このトレンチ溝の側壁上部に基板半導体の酸化速度を減少させる元素を注入する元素注入工程と、この上部に元素注入が施された側壁を酸化する酸化工程とを含むことを特徴とする。

【0018】この製造方法では、溝加工工程でのトレンチ溝形成は請求項1の製造方法の場合と同じである。しかし、続く元素注入工程においてトレンチ溝の側壁上部に注入される元素が、基板半導体の酸化速度を減少させる元素である点で異なる。従ってこの元素注入により、側壁上部の酸化速度は下部の酸化速度より小さくなる。この元素注入は請求項1の場合と同様に、例えば、基板に対して斜めの方向からイオン注入を行うことにより可能である。そして酸化工程で側壁が酸化されると、元素注入が施されていない側壁下部において上部よりも速く酸化が進行し、厚い酸化物の膜が形成される。このため、酸化後における溝は入口部分が中腹部分よりも幅広な形状となる。

【0019】従って、その後この酸化物を除去しないで

このトレンチ溝の内部に例えば酸化物や多結晶半導体等を堆積すると、溝の入口部分が中腹部分よりも幅広なので隙間なく充填され、鬆のないトレンチができる。【0020】請求項5の発明に係る半導体装置の製造方法は、請求項4の半導体装置の製造方法において、前記半導体基板がシリコン基板であり、前記元素注入工程で注入される元素がNであることを特徴とする。

【0021】Nはシリコンの酸化速度を減少させる元素として代表的なものであり、Nを注入することにより、効果的に側壁上部の酸化速度を小さくすることができる。また、Nは、通常の半導体装置製造設備において用意されているものであり、容易に注入元素として使用することができる。

【0022】請求項6の発明に係る半導体装置の製造方法は、半導体基板の表面近傍に不純物元素拡散層を形成する元素導入工程と、この不純物元素拡散層が形成された半導体基板に対して等方性成分と異方性成分とを含むエッチングを行いトレンチ溝を形成する溝形成工程とを含み、前記元素導入工程で導入される不純物元素が基板半導体のエッチング速度を増加させる元素であることを特徴とする。

【0023】この製造方法では以下のようにしてトレンチを有する半導体装置が製造される。まず元素導入工程において、半導体基板表面のトレンチ溝形成領域を含む領域に不純物元素が導入され、不純物元素拡散層が形成される。ここで導入される不純物元素は、基板半導体のエッチング速度を増加させる元素であり、半導体基板がシリコン基板である場合には例えばPやBが挙げられる。この元素導入は、半導体基板上に公知のバーニングをして行われる。バーニングマスクは、フォトリジスト、NSG等、元素導入を遮蔽できるものであれば特に制限はない。不純物元素の導入方法は、イオン注入、イオン注入+熱拡散、気相拡散、固相拡散等が考えられる。導入された不純物元素は、トレンチ溝形成領域を含む領域内であって深さ方向には表面付近の部分に分布して不純物元素拡散層をなし、その不純物元素拡散層内の基板半導体のエッチング速度を増加させる。そして溝形成工程で等方性成分と異方性成分とを含むエッチングが行われると、表面付近の不純物元素拡散層が主として等方性成分によりエッチングされ、その下の導入した不純物元素が分布していない領域が主として異方性成分によりエッチングされる。ここで、不純物元素拡散層はその下の領域よりエッチング速度が大きいので、入口部分が中腹部分よりも幅広となったトレンチ溝が得られる。

【0024】従って、その後このトレンチ溝の内部に例えれば酸化物や多結晶半導体等を堆積すると、溝の入口部分が中腹部分よりも幅広なので隙間なく充填され、鬆のないトレンチができる。

【0025】そして、請求項1乃至請求項6のいずれの発明においても、前記半導体基板として中間絶縁層を有

するものを用い、前記溝加工工程においてこの中間絶縁層に達する深さのトレンチ溝を形成することが望ましい。これにより、半導体基板のトレンチ溝により区画された各部分が相互に完全に絶縁された半導体装置が製造されるものである。

【0026】

【発明の実施の形態】本発明の実施の形態を図9を参照して詳細に説明する。以下に説明する各実施の形態に係る半導体装置の製造方法では、図9に示すような、素子形成シリコン基板51と中間酸化層52と支持シリコン基板53とを積層してなるSOIウェハ50を用い、素子形成シリコン基板51に中間酸化層52まで達する深さのトレンチを形成して、完全誘電体分離型の半導体装置を製造する。

【0027】第1の実施の形態。

【0028】この実施の形態は基本的に、素子形成シリコン基板51に中間酸化層52まで達する深さの溝を形成し、この溝の側壁上部にイオン注入を行い、上部にイオン注入が施された側壁を酸化し、これによる酸化物を除去し、この側壁を再度酸化し、そして溝の内部に多結晶シリコンを堆積させて溝を隙間なく充填するものである。

【0029】まず、溝の形成について説明する。SOIウェハ50の素子形成シリコン基板51上にフォトリソグラフィにより、図1（支持シリコン基板53を省略して示す、以下図8まで同じ）の(a)に示すようにNSGマスク10を形成する。NSGマスク10は、素子形成シリコン基板51の溝を形成する部分を露出させ、素子を形成する部分を覆うようなパターンとする。かかる30 パターンのNSGマスク10は、最初にNSGのベタ膜を常圧CVDにより形成し、その上にフォトリソグラフィにより当該パターンのレジストマスクを形成し、ウェットエッチングで露出部分のNSG膜を除去し、そしてレジストマスクを取り除くことにより得られる。

【0030】NSGマスク10が形成されたら、ドライエッチングの一種である反応性イオンエッチングにより開口部分の素子形成シリコン基板51をエッチングする。このとき、異方性（エッチレートが縦方向には大きく、横方向には小さいこと）が強くなるように、ガス圧は低く（例えば3Pa程度）、RFパワーは高い（例えば400W程度）条件でエッチングを行う。ガス種としては、臭化水素(HBr)や塩素(Cl₂)等が適している。このようにして、図1(b)に示すように溝11が中間酸化層52にまで達し、素子形成シリコン基板51同士が完全に分離するようにエッチングを行う。このときの溝11の形状は、厳密には側壁12が垂直でなく、中央部分で入口付近より若干幅広となっている。エッチングの際に等方性（エッチングが縦方向にも横方向にも同じ速度で進行すること）の成分が皆無でないため40 である。

【0031】次にイオン注入について説明する。このイオン注入は、溝11の側壁12の上部分に不純物含有域を形成し、側壁12の上部分と下部分とで後述する熱酸化時における酸化速度の差をつけるために行うものである。

【0032】イオン注入を行う前に、ウェットエッチングによりNSGマスク10のエッジ部分をエッチングし、図1(c)に示すように素子形成シリコン基板51の肩部分51aを露出させる。イオン注入を効率的に行うためである。

【0033】そして、イオン注入により、不純物元素を側壁12の上部分に導入する。このとき、図2(a)に示すようにウェハ50と注入するイオンビーム13とを互いに斜めにし、ウェハ50を面内回転させながらイオン注入を行う。従ってここで使用するイオン注入装置は、ウェハ50をイオンビーム13に対して傾斜させることができるように傾斜ステージと、そのステージ上でウェハ50を回転させるローテータを備えている必要がある。すると、側壁12自身及びNSGマスク10によるシャドウイング効果により、イオンビーム13は側壁12のうち上部分にしか当たらず、当たった部分にのみ不純物元素が進入して不純物拡散域14が形成される。なお、素子形成シリコン基板51の上面は、NSGマスク10により保護されているので、露出している肩部分51aを除きイオンビーム13が当たることはない。ここで、ウェハ50を面内回転させているので、不純物拡散域14が各方向の側壁12に均一に形成される。

【0034】このとき注入する元素は、素子形成シリコン基板51に不純物として含有されることによりその熱酸化時の酸化速度を増加させることできる元素である。このような元素であってイオン注入に用いることができるものとして、P、B、As、Oが挙げられる。P、B、Asは、シリコン基板中に存在すると、シリコンのダンギングボンド(結合していない結合手)を増加させることにより酸化速度を増加させると考えられる。Oは、シリコン基板中に存在すると、それ自身酸化剤として作用することにより酸化速度を増加させると考えられる。

【0035】Pはホスフィン(PH_3)ガスをイオン化することにより、Bはジボラン(B_2H_6)ガスをイオン化することにより、Asはアルシン(AsH_3)ガスをイオン化することにより、Oは酸素(O_2)ガスをイオン化することにより、それぞれ、イオン注入に用いることができる。 PH_3 、 B_2H_6 、 AsH_3 、 O_2 はいずれも、通常の半導体装置製造設備において用意されているガスである。

【0036】次に、イオン注入が済んだウェハ50を熱酸化する。このときの酸化速度は、不純物拡散域14のない側壁12の下部分ではシリコン結晶本来の速度であるのに対し、不純物拡散域14のある側壁12の上部分ではこれよりも速い。このとき、不純物拡散域14が残

らず酸化されるように熱酸化を行う。このため、熱酸化により側壁12には、図2(b)に示すように、上部分では厚く下部分では薄い酸化膜15が形成される。

【0037】そして、ウェットエッチングにより酸化膜15を除去する。このとき、NSGマスク10のエッジ部分もウェットエッチングして、図2(c)に示すように酸化膜15を除去した後の側壁16とNSGマスク10の端面10aとがスムーズになるようになる。この状態での溝11は、入口付近ほど幅広な順テーパ形状をなしている。

【0038】続いて、このウェハ50を再び熱酸化すると、図3(a)に示すように側壁16に均一な膜厚の酸化膜17が形成される。もはや不純物拡散域14が残っていないため側壁16のどの場所でも、酸化速度がシリコン結晶本来の速度で均一だからである。

【0039】次に、LPCVDにより多結晶シリコン18を堆積させると、溝11には多結晶シリコン18が埋め込まれる。このとき溝11が順テーパ形状をなしているので、図3(b)に示すように溝11は鬆が残ることなく多結晶シリコン18で完全に充填される。そして表層部分の多結晶シリコン18をエッチングして除去すると、図3(c)に示すような完全誘電体分離型のトレンチ構造ができる。即ち、素子形成シリコン基板51同士の間は、中間酸化層52及び酸化膜17により完全に絶縁されている。また素子形成シリコン基板51と多結晶シリコン18との間も、酸化膜17により完全に絶縁されている。

【0040】その後、素子形成シリコン基板51にトランジスタやダイオード等の素子を形成し、配線や保護膜を形成すれば半導体装置は完成する。ここで素子形成の過程でウェハ50は必然的に熱処理(～1300°C程度)を受けるが、多結晶シリコン18が鬆を含んでいないので、鬆が酸化膜17との界面に移動して絶縁耐圧を下げる等の不具合が生じることはない。

【0041】かかる第1の実施の形態によれば、ドライエッチングにより溝11を形成した(図1(b))後、斜めイオン注入により側壁12の上部分にのみ酸化速度を増加させる元素を導入して上部分と下部分とで熱酸化時の酸化速度に差をつける(図2(a))、熱酸化により上部分が厚く下部分が薄い酸化膜15が形成される(図2(b))ようにしたので、この酸化膜15を除去することにより、入口付近ほど幅広な順テーパ形状の溝11(図2(c))が得られるものである。従って、その後側壁16を再度熱酸化し、多結晶シリコン18で溝11を充填することにより、鬆のない良好な完全誘電体分離型のトレンチ構造を有する半導体装置が製造される。

【0042】また、この実施の形態では、図2(b)の熱酸化を行いそしてその結果生じた酸化膜15をウェットエッチングで除去する(図2(c))ので、溝11形成のためのドライエッチング(図1(b))の際に素子

形成シリコン基板51の溝11に近接する部分に生じたエッチングダメージ層が取り除かれる。特に、図2 (b) の熱酸化の際に不純物拡散域14が残らず酸化されるようにしているので、図2 (a) のイオン注入の際に生じたダメージ層も取り除かれる。このため、その後の素子形成の際、トレンチに接するように素子を形成することができ、集積度の向上を図ることができる。

【0043】なお、この第1の実施の形態については、以下のような変形を考えることができる。

【0044】まず、第1の変形として、NSGマスク10 (図1 (a)) を他のマスクで置き換えることができる。このマスクは、図1 (b) のドライエッチングに耐え、図2 (a) のイオン注入の際にストップとして機能でき、そして熱酸化 (図2 (b)、図3 (a)) 等の際に安定しているものであれば何でもよい。例えばフォトレジストであってこのような特性を有するものを用いてもよい。

【0045】また、第2の変形として、図3 (b) での多結晶シリコン18の埋め込みに代えて絶縁物を埋め込んでもよい。この場合にはトレンチの全体が絶縁物で充填されたトレンチ構造となる。埋め込みに使用できる絶縁物としては、アラズマCVDによる酸化シリコンや塗化シリコン、常圧CVDによるNSGやPSG (リンガラス) 等がある。そしてこの場合には図3 (a) の再酸化は省略してもよい。

【0046】以上説明した第1の実施の形態 (変形例を含む) は、請求項1、請求項2、そして請求項3の発明に対応するものであるが、これら以外にも発明概念を含んでいるので、説明する。

【0047】[態様1] 請求項2に記載の半導体装置の製造方法において、前記絶縁工程により側壁に絶縁膜が形成されたトレンチ溝の内部に半導体を堆積させて充填する堆積工程を含むことを特徴とする半導体装置の製造方法。

【0048】この製造方法では、入口部分が中腹部分よりも幅広となっているトレンチ溝に半導体の堆積を行うので、トレンチ溝が半導体により隙間なく充填され、鬆のないトレンチ構造が形成される。そして予め絶縁工程で側壁に絶縁膜が形成されているので、堆積した半導体と半導体基板とは絶縁膜により完全に絶縁されている。

【0049】[態様2] 請求項2に記載の半導体装置の製造方法において、前記半導体基板がシリコン基板であり、前記元素注入工程で注入される元素がP、B、As、Oよりなる群から選ばれた1又は2以上の元素であり、前記絶縁工程により側壁に絶縁膜が形成されたトレンチ溝の内部に多結晶シリコンを堆積させて充填する堆積工程を含むことを特徴とする半導体装置の製造方法。

【0050】この製造方法では、堆積工程で堆積する半導体が多結晶シリコンなので、公知のLPCVD装置を用いてこの堆積工程を実施することができる。

【0051】第2の実施の形態。

【0052】この実施の形態は基本的に、素子形成シリコン基板51に中間酸化層52まで達する深さの溝を形成し、この溝の側壁上部にイオン注入を行い、上部にイオン注入が施された側壁を酸化し、そして溝の内部に多結晶シリコンを堆積させて溝を隙間なく充填するものである。この実施の形態は、前記した第1の実施の形態と共通点が多いので、その共通点については第1の実施の形態の説明を引用することとし、相違点に重点をおいて説明する。

【0053】まず、溝の形成については、第1の実施の形態の図1 (a) 及び (b) に示したのと同様に、NSGマスク10を形成し、そして反応性イオンエッチングを用いて行う。

【0054】次に、イオン注入については、注入する元素がNであることを除き第1の実施の形態の図2 (a) に示したのと同様であり、斜め方向からイオン注入を行うことにより、側壁12のうち上部分のみに窒素拡散域20を形成する (図4 (a)) 。

【0055】そしてここで注入する窒素は、第1の実施の形態の場合とは逆に、素子形成シリコン基板51に不純物として含有されることによりその熱酸化時の酸化速度を減少させる元素である。Nは、シリコン基板中に存在すると、Si-Nの強固な共有結合を形成し、酸素との反応を阻害するために酸化速度を減少させると考えられる。Nは窒素 (N_2) ガス、アンモニア (NH_3) ガス、亜酸化窒素 (N_2O) ガスのいずれかをイオン化することにより、イオン注入に用いることができる。これらのガスは、通常の半導体装置製造設備において用意されているガスである。

【0056】そして、イオン注入が済んだウェハ50を熱酸化する。このときの酸化速度は、窒素拡散域20のない側壁12の下部分ではシリコン結晶本来の速度であるのに対し、窒素拡散域20のある側壁12の上部分ではこれよりも遅い。このため、熱酸化により側壁12には、図4 (b) に示すように、上部分では薄く下部分では厚い酸化膜21が形成される。この状態での溝11は、入口付近ほど幅広な順テープ形状をなしている。シリコンの結晶が酸化する際に体積が増加するので、厚い酸化膜21が形成される側壁12の下部分においてこの体積増加分も多いためである。

【0057】そこで次に、この酸化膜21を除去しないで多結晶シリコン18の堆積を行う。すると溝11に多結晶シリコン18が埋め込まれ、このとき溝11が順テープ形状をなしているので、溝11は鬆が残ることなく多結晶シリコン18で完全に充填される。そして表層部分の多結晶シリコン18をエッチングして除去すると、図4 (c) に示すような完全誘電体分離型のトレンチ構造ができる。即ち、素子形成シリコン基板51同上50の間は、中間酸化層52及び酸化膜21により完全に絶

11

縁されている。また素子形成シリコン基板51と多結晶シリコン18との間も、酸化膜21により完全に絶縁されている。

【0058】その後、素子形成シリコン基板51にトランジスタやダイオード等の素子を形成し、配線や保護膜を形成すれば半導体装置は完成する。ここで素子形成の過程でウェハ50は必然的に熱処理(～1300°C程度)を受けるが、多結晶シリコン18が鬆を含んでいないので、鬆が酸化膜21との界面に移動して絶縁耐圧を下げる等の不具合が生じることはない。

【0059】かかる第2の実施の形態によれば、ドライエッティングにより溝11を形成した後、斜めイオン注入により側壁12の上部分にのみ酸化速度を減少させる元素であるNを導入して上部分と下部分とで熱酸化時の酸化速度に差を付け(図4(a))、熱酸化により上部分が薄く下部分が厚い酸化膜21が形成される(図4(b))。ようにしたので、入口付近ほど幅広な順テーパ形状の溝11が得られるものである。従って、この酸化膜21を除去しないで多結晶シリコン18で溝11を充填することにより、鬆のない良好な完全誘電体分離型のトレンチ構造を有する半導体装置が製造される。

【0060】なお、この第2の実施の形態については、第1の実施の形態の場合と同様に、NSGマスク10を他のマスクで置き換える変形や、多結晶シリコン18の代わりに絶縁物で溝11を埋め込む変形を考えることができる。

【0061】以上説明した第2の実施の形態(変形例を含む)は、請求項4、そして請求項5の発明に対応するものであるが、これら以外にも発明概念を含んでいるので、説明する。

【0062】[態様3] 請求項4に記載の半導体装置の製造方法において、前記酸化工程を経たトレンチ溝の内部に半導体を堆積させて充填する堆積工程を含むことを特徴とする半導体装置の製造方法。

【0063】この製造方法では、入口部分が中腹部分よりも幅広となっているトレンチ溝に半導体の堆積を行うので、トレンチ溝が半導体により隙間なく充填され、鬆のないトレンチ構造が形成される。そして予め酸化工程で側壁に酸化膜が形成されているので、堆積した半導体と半導体基板とは酸化膜により完全に絶縁されている。

【0064】[態様4] 請求項4に記載の半導体装置の製造方法において、前記半導体基板がシリコン基板であり、前記元素注入工程で注入される元素がNであり、前記酸化工程を経たトレンチ溝の内部に多結晶シリコンを堆積させて充填する堆積工程を含むことを特徴とする半導体装置の製造方法。

【0065】この製造方法では、堆積工程で堆積する半導体が多結晶シリコンなので、公知のLPCVD装置を用いてこの堆積工程を実施することができる。

【0066】第3の実施の形態。

12

【0067】この実施の形態は基本的に、素子形成シリコン基板51の表面近傍に不純物拡散層を形成し、その不純物拡散層の上から等方性成分と異方性成分とを含むエッティングを行って中間酸化層22まで達する深さの溝を形成し、この溝の側壁を酸化し、そして溝の内部に多結晶シリコンを堆積させて溝を隙間なく充填するものである。

【0068】まず、不純物拡散層の形成について説明する。SOIウェハ50の素子形成シリコン基板51上に10 フォトリソグラフィによりNSGマスク10を形成する。このNSGマスク10の形成は、第1の実施の形態の場合の図1(a)と同様である。

【0069】そして、このNSGマスク10の開口部分の素子形成シリコン基板51に、シリコンのエッティング速度を増加させる元素を導入する。このような元素としてはP、B等が挙げられる。以下の説明ではPを用いるものとする。このPの導入方法としては、気相拡散法、固相拡散法、イオン注入法のいずれでもよい。

【0070】気相拡散法でPを導入する場合は、ウェハ50をオキシ塩化リン(POCl₃)雰囲気中に置き所定時間高温に保持すると、POCl₃がPの供給源となって素子形成シリコン基板51にPが拡散進入し、図5(a)に示すようなリン拡散層23が形成される。固相拡散法でPを導入する場合は、ウェハ50に常圧CVDでPSGのベタ膜を被覆し所定時間高温に保持すると、PSGがPの供給源となって素子形成シリコン基板51にPが拡散進入し、リン拡散層23が形成される。PSGを用いた場合はその後エッティングでPSG膜を除去する。

【0071】イオン注入法でPを導入する場合は、図7に示すようにイオン注入でNSGマスク10の開口部分に高ドーズ量のPを注入し、その後このウェハ50を所定時間高温に保持すると、注入されたPが熱拡散してリン拡散層23が形成される。あるいは、図8に示すように高ドーズ量のPのイオン注入を、注入角度を低角から高角まで多段階に変化させて行い、また注入の加速エネルギーも高エネルギーから低エネルギーまで多段階に変化させて行うことにより、リン拡散層23が形成される。

【0072】気相拡散法、固相拡散法、イオン注入法のいずれかによりリン拡散層23を形成したら、反応性イオンエッティングによりトレンチ溝を形成する。その際ガス種としてはHBr、Cl₂等を用い、エッティング初期のリン拡散層23をエッティングするときには等方性の強い条件でエッティングする。等方性の強い条件とは、エッティングガスのガス圧が高く(例えば13Pa程度)、RFパワーが低い(例えば200W程度)条件である。このような条件でエッティングすると、主として無方向性の中性ラジカルによりエッティングが進められる。そしてリン拡散層23のエッティング速度が大きいことから、図5

50

13

(b) に示すように横方向へのエッティングが大きく入る。

【0073】エッティング終期にはリン拡散層23の下の、Pが拡散していない部分の素子形成シリコン基板51がエッティングされるが、このときにはエッティング条件を変え、異方性の強い条件でエッティングする。異方性の強い条件とは、エッティングガスのガス圧が低く(例えば3Pa程度)、RFパワーが高い(例えば400W程度)条件である。このような条件でエッティングすると、主として電場で加速されたイオン性エッチャントによりエッティングが行われ、深さ方向にはエッティングが進むが横方向には殆ど進まない。このエッティング条件で中間酸化層52に達するまでエッティングを行うと、図5(c)に示すような入口付近ほど幅広な順テーパ形状の溝11が得られる。

【0074】ここで、エッティング初期の等方性エッティング条件からエッティング終期の異方性エッティング条件への移行は、条件を徐々に変化させながら行う。また、エッティング終了時点で、図5(c)に示すようにリン拡散層23が少し残るようにする。その後、NSGマスク10の張り出し部分をウェットエッティングで取り除き、スムーズな形状とする(図6(a))。

【0075】次に、このウェハ50を熱酸化すると、図6(b)に示すように溝11の側壁に酸化膜24が形成される。この酸化膜24は、リン拡散層23が残っていた側壁の上部において厚くなっている。リン拡散層23の酸化速度がシリコン結晶本来の酸化速度より大きいためである。

【0076】そして多結晶シリコンの堆積を行うと、溝11が順テーパ形状をなしているので、第1又は第2の実施の形態の場合と同様に、溝11は鬆が残ることなく多結晶シリコンで完全に充填される。そして表層部分の多結晶シリコンをエッティングして除去すると、図6(c)に示すような完全誘電体分離型のトレンチ構造ができる。即ち、素子形成シリコン基板51同士の間は、中間酸化層52及び酸化膜24により完全に絶縁されている。また素子形成シリコン基板51と多結晶シリコン18との間も、酸化膜24により完全に絶縁されている。

【0077】その後、素子形成シリコン基板51にトランジスタやダイオード等の素子を形成し、配線や保護膜を形成すれば半導体装置は完成する。ここで素子形成の過程でウェハ50は必然的に熱処理(～1300°C程度)を受けるが、多結晶シリコン18が鬆を含んでいないので、鬆が酸化膜24との界面に移動して絶縁耐圧を下げる等の不具合が生じることはない。

【0078】かかる第3の実施の形態によれば、素子形成シリコン基板51の表面付近にリン拡散層23を形成し(図5(a))、そしてこのリン拡散層23を等方性の強いエッティング条件でドライエッティングし(図5

14

(b))、そして異方性の強いエッティング条件でドライエッティングして中間酸化層52に達する溝11を形成する(図5(c))こととしたので、入口付近ほど幅広な順テーパ形状の溝11が得られるものである。特に、等方性の強いエッティング条件でエッティングする部分をエッティング速度の大きいリン拡散層23としたので、リン拡散層23がNSGマスク10との界面まで確実にエッティングされ、図14にしめすような開口の狭い形状となることが防止されている。従って、その後側壁を熱酸化し、多結晶シリコン18で溝11を充填することにより、鬆のない良好な完全誘電体分離型のトレンチ構造を有する半導体装置が製造される。

【0079】また、この実施の形態では、ドライエッティング終了時にリン拡散層23が少し残るようにしたので(図5(c))、酸化膜24は側壁上部において厚くなる(図6(b))。先に説明した従来の製造方法ではこの部分の酸化膜が薄くなりがちで絶縁耐圧の低下を招いていたが、この実施の形態ではこの部分の酸化膜24が厚いので、絶縁耐圧が安定して得られる利点がある。

【0080】なお、この第3の実施の形態については、第1又は第2の実施の形態の場合と同様に、NSGマスク10をフォトレジスト等の他のマスクで置き換える変形や、多結晶シリコン18の代わりに絶縁物で溝11を埋め込む変形を考えることができる。絶縁物で溝11を埋め込む場合には、図6(b)の熱酸化は省略してもよく、また、ドライエッティング終了時点(図5(c))でリン拡散層23を残す必要はない。

【0081】以上説明した第3の実施の形態(変形例を含む)は、請求項6の発明に対応するものであるが、これ以外にも発明概念を含んでいるので、説明する。

【0082】【態様5】 請求項6に記載の半導体装置の製造方法において、前記溝形成工程で行うエッティングが、初期において等方性エッティングであり、終期において異方性エッティングであることを特徴とする半導体装置の製造方法。

【0083】この製造方法では、溝形成工程の初期にはエッティング速度の大きい不純物元素拡散層が等方性エッティングされて幅広の開口をなし、溝形成工程の終期には不純物元素が分布しておらずエッティング速度の小さい領域が異方性エッティングされ、入口部分が中腹部分よりも幅広となったトレンチ構造が得られる。

【0084】【態様6】 請求項6又は態様5に記載の半導体装置の製造方法において、前記トレンチ溝の側壁を酸化する酸化工程と、この側壁の酸化がなされたトレンチ溝の内部に半導体を堆積させて充填する堆積工程とを含むことを特徴とする半導体装置の製造方法。

【0085】この製造方法では、入口部分が中腹部分よりも幅広となっているトレンチ溝に半導体の堆積を行うので、トレンチ溝が半導体により隙間なく充填され、鬆のないトレンチ構造が形成される。そして予め絶縁工程

で側壁に絶縁膜が形成されているので、堆積した半導体と半導体基板とは絶縁膜により完全に絶縁されている。

【0086】[態様7] 態様6に記載の半導体装置の製造方法において、前記溝形成工程で前記不純物拡散層を残すようにエッチングを行うことを特徴とする半導体装置の製造方法。

【0087】この製造方法では、不純物拡散層がエッチング速度のみならず酸化速度も大きいことから、側壁上部の酸化膜が厚くなり、絶縁耐圧の低下が防止される。

【0088】[態様8] 請求項6又は態様5に記載の半導体装置の製造方法において、前記半導体基板がシリコン基板であり、前記元素導入工程で導入される不純物元素がP、Bのいずれか一方又は両方であることを特徴とする半導体装置の製造方法。

【0089】[態様9] 態様6又は態様7に記載の半導体装置の製造方法において、前記半導体基板がシリコン基板であり、前記元素導入工程で導入される不純物元素がP、Bのいずれか一方又は両方であり、前記堆積工程で堆積する半導体が多結晶シリコンであることを特徴とする半導体装置の製造方法。

【0090】これらの製造方法では、P、Bの導入によりシリコン基板にエッチング速度の大きい不純物拡散層が形成される。また態様9の製造方法では、堆積工程で堆積する半導体が多結晶シリコンなので、公知のLPCVD装置を用いてこの堆積工程を実施することができる。

【0091】以上実施の形態について説明したが、本発明は上記各実施の形態に何ら限定されるものではなく、本発明の趣旨を逸脱しない範囲で種々の設計変更ができるることは言うまでもないことである。

【0092】
【発明の効果】本発明に係る半導体装置の製造方法によれば、不純物元素の存在による酸化速度の増減又はエッチング速度の増加を利用して、半導体基板に入口部分が中腹部分より広い順テーパ形状のトレーンチ溝を形成することができる。従って、このトレーンチ溝は、鬆を残さず隙間なく埋め尽くすことが容易である。

【図面の簡単な説明】

【図1】第1の実施の形態に係る半導体装置の製造方法を説明する図である。

【図2】第1の実施の形態に係る半導体装置の製造方法を説明する図である。

【図3】第1の実施の形態に係る半導体装置の製造方法を説明する図である。

【図4】第2の実施の形態に係る半導体装置の製造方法を説明する図である。

10 【図5】第3の実施の形態に係る半導体装置の製造方法を説明する図である。

【図6】第3の実施の形態に係る半導体装置の製造方法を説明する図である。

【図7】イオン注入によるリンのドーズを説明する図である。

【図8】イオン注入によるリン拡散層の形成を説明する図である。

【図9】SOIウェハの断面構造を示す図である。

20 【図10】従来の半導体装置の製造方法を説明する図である。

【図11】ボーリング形状の溝が形成された状態を示す図である。

【図12】多結晶シリコンに鬆が生じた状態を示す図である。

【図13】鬆が多結晶シリコンと側壁酸化膜との界面に移動した状態を示す図である。

【図14】開口幅の狭い形状となったトレーンチ溝を示す図である。

【符号の説明】

30 1 1 トレーンチ溝

1 2 側壁

1 4 不純物拡散層

1 5 酸化膜

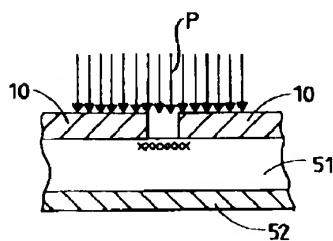
1 7 酸化膜

2 0 硫素拡散層

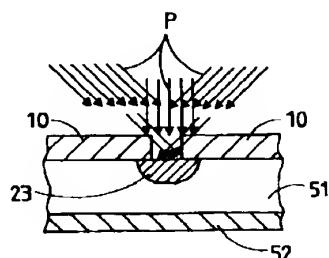
2 3 リン拡散層

5 1 半導体基板

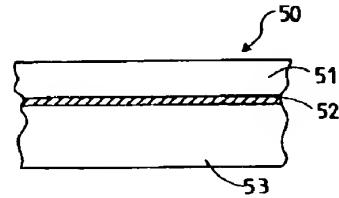
【図7】



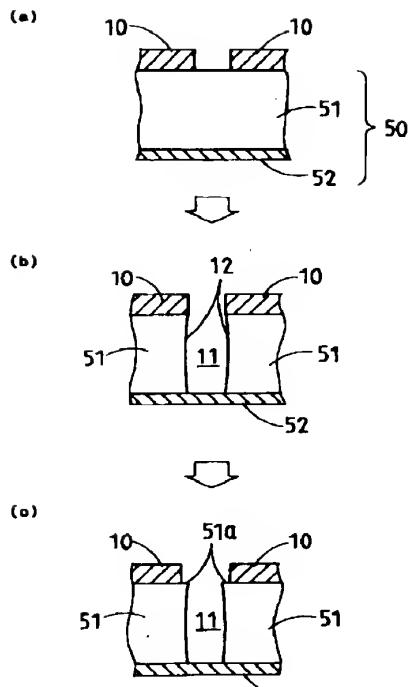
【図8】



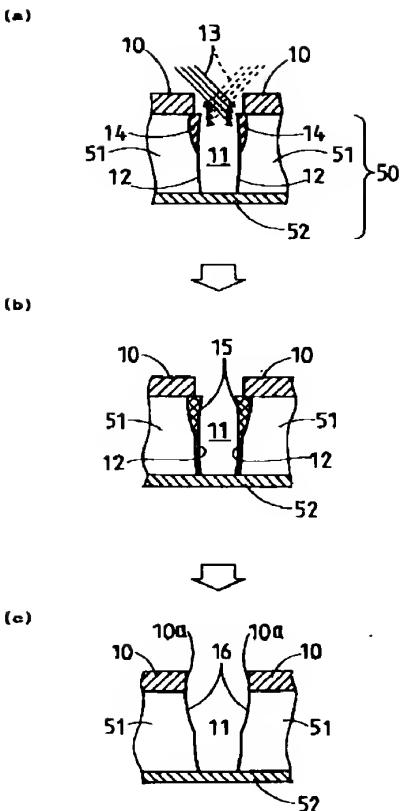
【図9】



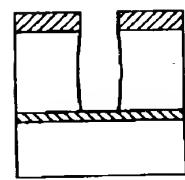
【図1】



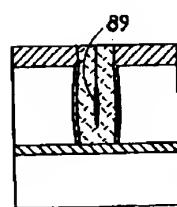
【図2】



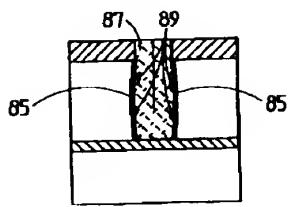
【図11】



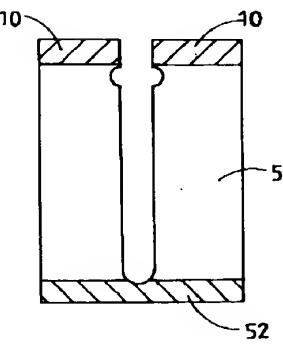
【図12】



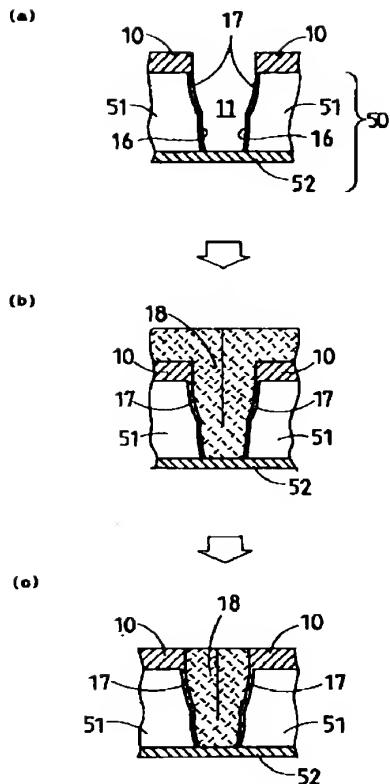
【図13】



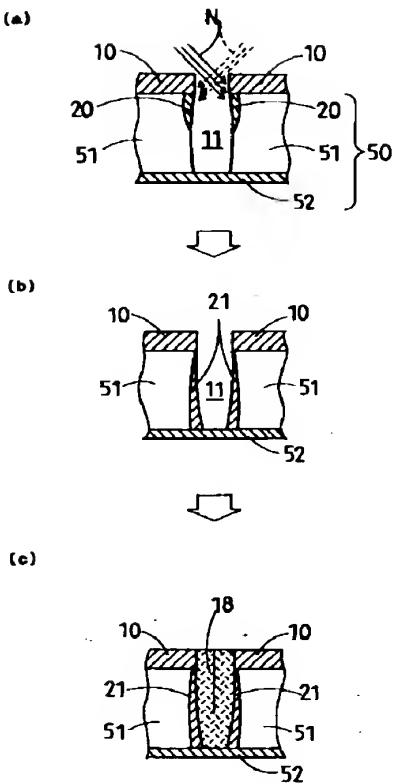
【図14】



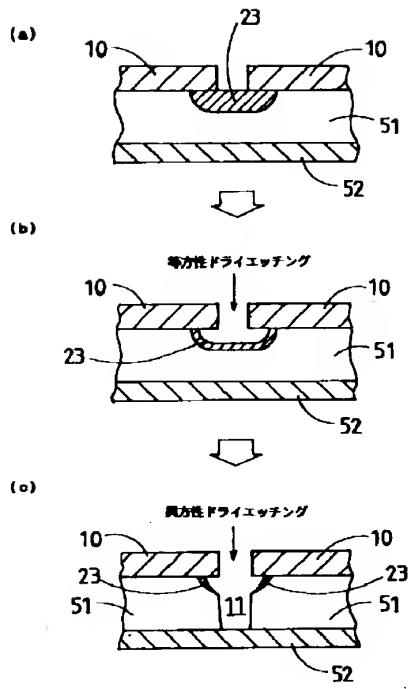
【図3】



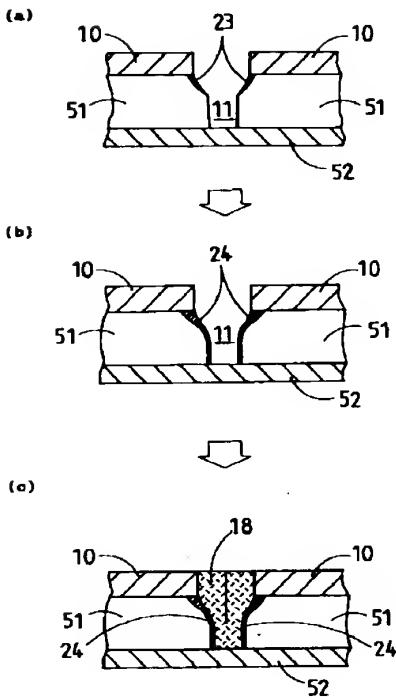
【図4】



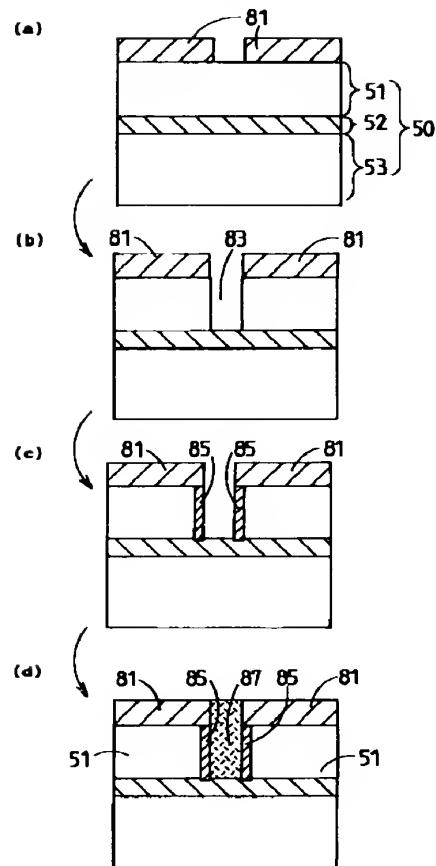
【図5】



【図6】



【図10】



フロントページの続き

(72)発明者 石田 昇司

愛知県豊田市トヨタ町1番地 トヨタ自動
車株式会社内

(72)発明者 中垣 真治

愛知県豊田市トヨタ町1番地 トヨタ自動
車株式会社内